

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-313531

(43)Date of publication of application : 09.11.2001

(51)Int.Cl.

H03F 1/02  
H03F 1/30  
H03F 1/32  
H03F 3/24

(21)Application number : 2000-129902

(71)Applicant : SHARP CORP

(22)Date of filing : 28.04.2000

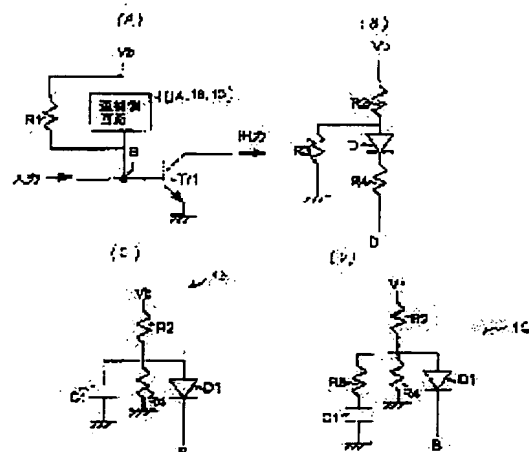
(72)Inventor : SAKUNO KEIICHI

## (54) POWER AMPLIFIER

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a power amplifier that can efficiently operate.

SOLUTION: In the power amplifier where a bipolar transistor(Tr)1 is used for an amplifier element, a distortion compensation circuit 1 including a diode element D is connected between a base terminal B of the Tr1 and a base drive power supply Vb, a resistor R1 is connected across the diode element D. Thus, even when the level of a bias signal supplied from the power supply Vb is low level and unable to turn on the diode element D, a bias signal (voltage or current) is supplied from the power supply Vb to the base terminal B of the bipolar Tr1. As a result, the amplification is attained with the low bias signal level while suppressing distortion by the distortion compensation circuit.



## LEGAL STATUS

[Date of request for examination] 26.07.2002

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 3668099

[Date of registration] 15.04.2005

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-313531

(P 2 0 0 1 - 3 1 3 5 3 1 A)

(43) 公開日 平成13年11月9日 (2001.11.9)

(51) Int. Cl. <sup>7</sup>	識別記号	F I	テ-マコード (参考)
H03F	1/02	H03F 1/02	5J090
	1/30	1/30	A 5J091
	1/32	1/32	5J092
	3/24	3/24	

審査請求 未請求 請求項の数 9 O L (全 9 頁)

(21) 出願番号 特願2000-129902 (P 2000-129902)

(22) 出願日 平成12年4月28日 (2000.4.28)

(71) 出願人 000005049

シャープ株式会社

大阪府大阪市阿倍野区長池町22番22号

(72) 発明者 作野 圭一

大阪府大阪市阿倍野区長池町22番22号 シ

ャープ株式会社内

(74) 代理人 100064746

弁理士 深見 久郎

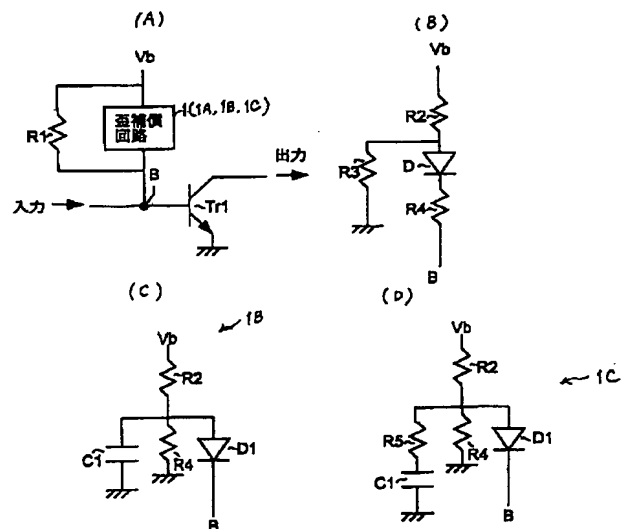
最終頁に続く

(54) 【発明の名称】 電力増幅器

(57) 【要約】

【課題】 電力増幅器を効率的に動作させる。

【解決手段】 バイポーラトランジスタ  $Tr1$  を増幅素子として用いた電力増幅器において、トランジスタ  $Tr1$  のベース端子  $B$  とベース駆動電源  $Vb$  との間に、ダイオード素子  $D$  を含む歪補償回路  $1$  が接続されており、該ダイオード素子  $D$  の両端には抵抗素子  $R1$  が接続される。したがって、電源  $Vb$  から供給可能なバイアス信号レベルが、ダイオード素子  $D$  をオンできないような低レベルであっても、抵抗素子  $R1$  を経由してバイポーラトランジスタ  $Tr1$  のベース端子  $B$  に、電源  $Vb$  からバイアス信号（電圧あるいは電流）を供給できる。その結果、歪補償回路により歪みを抑制しながら、かつ低いバイアス信号レベルでの増幅動作が可能となる。



## 【特許請求の範囲】

【請求項 1】 ベース端子に入力された電力信号を増幅して導出するエミッタ接地された増幅用バイポーラトランジスタと、前記ベース端子にバイアス信号を供給するためのベース電源と、異なる電気的特性を有する材料が接合されてなり、かつ前記ベース電源と前記ベース端子間に順方向に接続された接合素子を含む歪補償回路と、前記接合素子の両端子の間に接続された抵抗成分を含む抵抗成分素子とを備えた、電力増幅器。

【請求項 2】 前記抵抗成分素子は、前記歪補償回路に含まれることを特徴とする、請求項 1 に記載の電力増幅器。

【請求項 3】 前記抵抗成分素子は、前記歪補償回路とは個別に設けられていることを特徴とする、請求項 1 に記載の電力増幅器。

【請求項 4】 前記抵抗成分素子は、抵抗素子とインダクタンス素子の直列接続で構成されることを特徴とする、請求項 3 に記載の電力増幅器。

【請求項 5】 前記接合素子は、異なる電気的特性を有する半導体領域間の接合により構成されることを特徴とする、請求項 1 ないし 4 のいずれかに記載の電力増幅器。

【請求項 6】 前記接合素子として、前記歪を補償するための歪補償用バイポーラトランジスタを有し、前記半導体領域間の接合は、前記歪補償用バイポーラトランジスタが有する端子の少なくとも 2 端子の接合を用いて構成されていることを特徴とする、請求項 5 に記載の電力増幅器。

【請求項 7】 前記歪補償用バイポーラトランジスタのコレクタ端子に駆動電圧供給するためのコレクタ電源をさらに備え、前記コレクタ端子は、前記コレクタ電源に接続されていることを特徴とする、請求項 6 に記載の電力増幅器。

【請求項 8】 前記接合素子として、前記歪を補償するための電界効果型トランジスタを有し、前記半導体領域間の接合は、前記電界効果型トランジスタが有する端子の少なくとも 2 端子の接合を用いて構成されていることを特徴とする、請求項 5 に記載の電力増幅器。

【請求項 9】 前記電界効果型トランジスタのドレイン端子に電圧を供給するためのドレイン電源をさらに備え、前記ドレイン端子は、前記ドレイン電源に接続されていることを特徴とする、請求項 8 に記載の電力増幅器。

## 【発明の詳細な説明】

【0001】

【発明の属する技術分野】 この発明は、電力増幅器に関し、特に、電力の通過位相の変動を抑制することのできる電力増幅器に関する。

【0002】

【従来の技術】 近年、携帯型電話機などの移動体通信システムに例をみるごとく、準マイクロ波、マイクロ波帯の無線通信システムが急速に普及しているが、これには携帯型端末機の軽量化、低消費電力化が大いに寄与している。携帯型端末機の軽量化のためには、使用されるバッテリーは、より軽量の小容量タイプにすることが望まれるが、バッテリー切れするまでの時間が、すなわち該携帯端末の使用時間が短くなるため、送信時に該端末の消費電力のほとんどを占めている送信用電力増幅器の消費電力の低減、つまり電力効率の向上が強く望まれる。

【0003】 従来の FM (frequency modulation の略) 方式を用いた等振幅アナログ変復調システムでは、電力増幅器を飽和状態で動作させることが可能であったので、電力増幅器を高い電力効率で使用することが比較的容易であった。しかしながら、最近では、周波数利用効率の高い QPSK (quadrature phase shift keying の略) 変調方式などを用いたデジタル変復調に通信システムの主流が移行しつつある。これらのデジタル変復調方式では、信号の振幅、位相の両方で情報が搬送されるため、電力増幅器は入力信号を低い歪で増幅することが要求される。このような電力増幅器に低歪が要求される通信システムとしては、PDC (Personal Digital Cellular の略) や PHS (Personal Handy-phone System の略)、広帯域 CDMA (code division multiple access の略)、IMT (international mobile telecommunication の略) 2000、EDGE (Enhanced Data rate for GSM Evolution の略) システムなどがある。

【0004】 一般に電力増幅器においては、入力電力レベルの増大に伴う出力電力レベルの増大が飽和状態に近づくほど増幅器の歪および電力効率は大きくなるため、電力効率と低歪性はトレードオフの関係にあり、歪補償回路を該電力増幅器に付加して、高レベルの入力電力であっても低い歪にて動作させることによって、電力効率の向上を図る場合が多い。

【0005】 図 9 は、従来の電力増幅器の回路構成を示す図である。図の電力増幅器は、特開平 9-260964 号公報に開示されたものであって、歪補償回路が付加されたバイポーラトランジスタを用いた電力増幅器である。

【0006】 図中、電力増幅器は、入力電力を増幅して、出力電力として導出するための増幅用バイポーラトランジスタ (以下、トランジスタと呼ぶ) Tr1、該増幅器における電力の通過位相の変動を抑制するために設けられた歪補償回路 10 を含む。歪補償回路 10 は、ダイオード素子 D、キャパシタンス素子 C1 ならびにバイアス抵抗素子 R6 および R7 を含む。該電力増幅器において、バイアス電圧 Vb が与えられると、トランジスタ Tr1 のベースバイアス条件は、抵抗素子 R6 および R7 ならびにダイオード素子 D の直流特性によって決定される。ここで、キャパシタンス素子 C1 は、該電力増幅

器の動作周波数において、高周波的に接地とみなせる容量を有しており、トランジスタ  $T_{r1}$  のベース端子 B からダイオード素子 D 側を見た場合のインピーダンスは、高周波的にはダイオード素子 D が有する抵抗成分および容量成分のみとなる。また、高周波的には、該インピーダンスは、トランジスタ  $T_{r1}$  のベース端子-エミッタ端子間に並列に接続されたのと等価となる。

【0007】図9の電力増幅器において、入力電力の信号によってトランジスタ  $T_{r1}$  のベース端子-エミッタ端子間の瞬時電圧レベルは時間的に変動するが、ベース端子-エミッタ端子間はダイオード特性を有するため、該瞬時電圧レベルは無信号時の電圧レベルを基準とした場合、高電圧側と低電圧側の変動は対称にならず、入力電力信号によって平均電圧は変動する。ダイオード特性においては、両端電圧が高くなり電流が増加すると、インピーダンスが低下するため高電圧側の電圧振幅は小さくなって、入力電力信号によって平均電圧は低電圧側にシフトし、また、該シフト量は入力電力信号のレベルが増大するに従って大きくなる。

【0008】ダイオードが有する容量成分は、ダイオードの両端電圧依存性を有するため、入力電力の増大による上述の電圧シフトによってトランジスタ  $T_{r1}$  のベース端子 B-エミッタ端子間の容量が変化して、ベース端子 B 側から見たトランジスタ  $T_{r1}$  のリアクタンス成分が変化するため信号の通過位相が変化する。これは、いわゆる振幅-位相歪であり、電力増幅器の歪要因となる。

【0009】そこで、図9においては、ダイオード素子 D とキャパシタンス素子 C1 を含んで構成される歪補償回路 10 を付加することによって、トランジスタ  $T_{r1}$  のベース端子-エミッタ端子間の容量の非線形性に起因する位相歪を補償している。すなわち入力電力の増大によってトランジスタ  $T_{r1}$  のベース端子-エミッタダイオード部間の平均電圧は低下するが、同時にトランジスタ  $T_{r1}$  のベース端子-エミッタ端子と高周波的に並列接続されたダイオード素子 D の両端平均電圧は増大する。そのため、入力電力の増減によるトランジスタ  $T_{r1}$  のベース端子-エミッタダイオード容量値の変化とダイオード素子 D の容量値変化が打ち消し合い、電力増幅器の通過位相の入力電力依存性が緩和されて、トランジスタ  $T_{r1}$  は実効的により飽和に近い入力電力レベルであっても、線形性を維持できるため、増幅器の電力効率が向上する。

【0010】また、ベース駆動電源であるバイアス電圧  $V_b$  とトランジスタ  $T_{r1}$  のベース端子 B との間が、固定抵抗のみで接続されている場合は、入力電力が増大しベース電流が大きくなるほど、該固定抵抗部での電圧降下によるベース電流増大抑制効果が高くなるため、コレクタ電流の増大も抑制されて、入力電力の増大による利得の減少（いわゆる振幅-振幅歪）が生じる。一方、図

9の回路においては、ダイオード素子 D を流れるベース電流が大きいくほど、該ダイオード素子 D の抵抗成分は低下して、電圧降下が緩和されるため、振幅-振幅歪も低減される。

【0011】

【発明が解決しようとする課題】このように、ダイオード素子 D などの接合素子をバイアス回路部に配置して歪補償を行なう場合、接合素子の順方向オン電圧は、シリコン半導体での p n 接合の場合で 0.7 V 程度、GaAs 化合物半導体の GaAs / AlGaAs ヘテロ接合の場合で 1.3 V 程度、GaAs と金属のショットキー接合の場合で 0.7 V 程度であるため、増幅用バイポーラトランジスタ  $T_{r1}$  を所望のバイアス状態にするためには、上述したオン電圧分をベース端子 B へのバイアス電圧として余分に供給する必要がある。

【0012】しかしながら、上述したように、バッテリー駆動される携帯型端末機では、該端末機の小型化、軽量化および低消費電力化のために、動作電圧の低減が望まれており、実質上無効電圧となるような上述のオン電圧の存在は、動作電圧低減の支障になるという課題が残る。

【0013】また、微小の歪が問題となる電力増幅器では、電力増幅用のバイポーラトランジスタのバイアス電流変動による動作状態の変化によって生じる歪も極力排除する必要がある。このバイアス電流変動の主要因の 1 つは、周囲温度の変化である。図9の従来例においては、電力増幅用のトランジスタ  $T_{r1}$  の接合部のダイオード特性には本質的に温度特性がある上に、これと同じ極性の温度特性を有する歪補償用のダイオード素子 D がベース端子 B のバイアス電源側に直列に接続されているため、増幅用のバイポーラトランジスタ  $T_{r1}$  の温度によるバイアス電流変動がさらに大きくなってしまふ。

【0014】それゆえにこの発明の目的は、より効率良く電力を増幅することのできる電力増幅器を提供することである。

【0015】

【課題を解決するための手段】この発明のある局面に係る電力増幅器は、以下の特徴を有する。すなわち、ベース端子に入力された電力信号を増幅して導出するエミッタ接地された増幅用バイポーラトランジスタと、ベース端子にバイアス信号を供給するためのベース電源と、異なる電気的特性を有する材料が接合されてなり、かつベース電源とベース端子間に順方向に接続された接合素子を含む歪補償回路と、接合素子の両端子に接続された抵抗成分を含む抵抗成分素子とを備える。

【0016】この発明のある局面に係る電力増幅器は、以下の特徴を有して構成されてもよい。すなわち、ベース端子に入力された電力信号を増幅して導出するエミッタ接地された増幅用バイポーラトランジスタと、ベース端子にバイアス電圧を供給するためのベース電源と、異

なる電気的特性を有する材料が接合されてなり、かつベース電源とベース端子間に順方向に接続された接合素子を含む歪補償回路と、接合素子の両端子の間に接続された抵抗成分を含む抵抗成分素子とを備える。

【0017】したがって、上述の電力増幅器では、接合素子を有した歪補償回路が備えられて、増幅用バイポーラトランジスタのベース端子とベース電源との間において順方向に接続された接合素子の両端子間に、すなわち異なる電気的特性を有する材料が接合されてなる電位障壁を有する両端子間に、抵抗成分素子が接続されている。

【0018】それゆえに、ベース電源から供給可能なバイアス信号レベルが、接合素子の両端子間の電圧が該接合素子をオンできないような低レベルであっても、抵抗成分素子を経由して増幅用バイポーラトランジスタのベース端子に、ベース電源からバイアス信号（電圧あるいは電流）が供給可能となる。

【0019】その結果、電力増幅器においては、歪補償回路により、増幅素子である増幅用バイポーラトランジスタ自体の歪み（非線形性）が補償されるとともに、電力増幅器の増幅に際して生じる電力信号の歪が抑制されながら、かつ低いバイアス信号レベルでの増幅動作が可能となり、効率よく電力信号を増幅できる。

【0020】ベース電源から供給されるバイアス信号の電圧が駆動電圧が直流的には接合素子がオンしないような低電圧であったとしても、ベース電源から抵抗成分素子を経由した電流供給によって、増幅用バイポーラトランジスタをオンさせて、増幅作用を有するバイアス電流領域にバイアスさせることが可能である。また、増幅用バイポーラトランジスタのベース端子－エミッタ端子間の瞬時電圧は入力信号の瞬時電圧によって変動し、一時的には接合素子がオンされるため、高周波的には歪補償回路が機能して、該電力増幅器における低歪の増幅動作が可能となる。

【0021】入力電力信号レベルが低く、該入力電力信号による増幅用バイポーラトランジスタのベース端子－エミッタ端子間の瞬時電圧の変動が接合素子のオン電圧を超えない場合には、歪補償回路は機能しないが、このような低レベルの入力電力信号では、増幅用バイポーラトランジスタにおいて生じる歪も少ないため、歪補償回路は特に必要とされない場合が多い。

【0022】前述した抵抗成分素子によるさらなる効果は、増幅用バイポーラトランジスタのバイアス信号の電流の温度依存特性を緩和できることにある。つまり、接合素子の直流的な抵抗を $R_d$ とし、抵抗成分素子の直流抵抗を $R$ とすると、該接合素子両端子の直流抵抗 $R_t$ は、 $R_t = R * R_d / (R + R_d)$ となり、直流抵抗 $R_t$ の値によって、増幅用バイポーラトランジスタのバイアス信号の電流は変化することになる。

【0023】ここで直流抵抗 $R$ が市販のチップ抵抗や半

導体基板上に形成された配線や半導体層による抵抗である場合、直流抵抗 $R$ の温度による変化率は抵抗 $R_d$ の温度による変化率より一般に小さいため、直流抵抗 $R$ の温度 $T$ に対する変化率は、抵抗 $R$ の温度に対する変化率を無視した、 $\Delta R_t / \Delta T = (R / (R + R_d))^2 * \Delta R_d / \Delta T$ となる。ここで、 $(R / (R + R_d))^2 < 1$ （ $R$ がある場合）および $(R / (R + R_d))^2 = 1$ （ $R$ がない場合）である。それゆえに、抵抗成分素子（抵抗 $R$ ）を設けた場合には、抵抗 $R_t$ の温度による変化率は抵抗成分素子（抵抗 $R$ ）がない場合に比べて低減されて、増幅用バイポーラトランジスタのバイアス信号の電流の温度依存性が緩和されて、バイアス電流変動に起因する歪の悪化も緩和される。

【0024】ここで、抵抗成分素子が接合素子の温度特性と逆極性の特性を有すれば、さらに温度依存特性は緩和される。

【0025】上述の抵抗成分素子は直流的に抵抗成分を有していればよいのであって、純粋な抵抗素子である必要性はなく、高周波的には異なるインピーダンスを有する、たとえば、直流的には抵抗成分を有する配線などであってもよい。

【0026】上述した電力増幅器において、抵抗成分素子は歪補償回路に含まれてもよい。この場合には、少ない回路素子で歪補償回路と前述の温度依存特性を緩和するための回路とが構成できて、該電力増幅器の部品点数の増加が抑制されて、その小型化が可能となる。

【0027】上述した電力増幅器において、抵抗成分素子は、歪補償回路とは個別に設けられてもよい。したがって、抵抗成分素子が歪補償に悪影響を与える場合には、該抵抗成分素子を歪補償回路とは別個に設けることができる。

【0028】上述した電力増幅器において、抵抗成分素子は、抵抗とインダクタンスの直列接続で構成されてもよい。したがって、抵抗成分素子が歪補償回路の動作に高周波的な悪影響を及ぼす場合には、抵抗素子に直列に、インダクタンス素子を接続して、信号の歪成分が生じる周波数領域で該抵抗素子と該インダクタンス素子の直列接続部のインピーダンスを高くして、歪補償回路としては機能しないようにすることができる。

【0029】上述の電力増幅器において接合素子は、異なる電気的特性を有する半導体領域間の接合により構成されてもよい。つまり歪補償用の接合素子としては、通常は2端子のPN接合素子であっても良い。PN接合素子としてはダイオード素子がある。

【0030】上述の接合素子は、ショットキー接合素子であってもよい。上述の電力増幅器においては、接合素子として、歪を補償するための歪補償用バイポーラトランジスタを有し、前述した半導体領域間の接合は、歪補償用バイポーラトランジスタが有する端子の少なくとも2端子の接合を用いて構成されてもよい。

【0031】したがって、歪補償用バイポーラトランジスタのベース端子－エミッタ端子間およびベース端子－コレクタ端子間の接合を歪補償用接合素子として用いてもよい。この場合には、歪補償用および増幅用として同一構造バイポーラトランジスタを用いることが可能となり、両バイポーラトランジスタを同一半導体基板上に形成できるから、該電力増幅器の小型化が可能となる。

【0032】上述の電力増幅器においては、歪補償用バイポーラトランジスタのコレクタ端子に駆動電圧供給するためのコレクタ電源をさらに備え、コレクタ端子は、コレクタ電源に接続されるようにしてもよい。

【0033】このように歪補償用バイポーラトランジスタのコレクタ端子をコレクタ電源に接続して、増幅用バイポーラトランジスタのベース端子に供給されるバイアス信号の電流のほとんどを、コレクタ電源から供給することができる。それゆえに、通常、電力増幅器の利得制御電源も兼ねるベース電源からの供給電流を、歪補償用バイポーラトランジスタの電流増幅率分低減できる。そのため、該電力増幅器を用いた通信端末装置では、電力増幅器の利得制御に要する供給電流を低減することが可能となる。

【0034】また上述の電力増幅器においては、接合素子として、歪を補償するための電界効果型トランジスタを有し、半導体領域間の接合は、電界効果型トランジスタが有する端子の少なくとも2端子の接合を用いて構成されてもよい。

【0035】したがって、電界効果型トランジスタのゲート端子－ソース端子間およびゲート端子－ドレイン端子間などの接合を歪補償用接合素子として用いることができる。

【0036】また上述した電力増幅器においては、電界効果型トランジスタのドレイン端子に電圧を供給するためのドレイン電源をさらに備え、ドレイン端子は、ドレイン電源に接続されてもよい。したがって、歪補償用接合素子として用いられている電界効果型トランジスタのドレイン端子を、ドレイン電源に接続して、増幅用バイポーラトランジスタのベース端子に供給されるバイアス信号の電流のほとんどを、ドレイン電源から供給できる。それゆえに、上述した歪補償用バイポーラトランジスタを用いる場合と同様に、該構成は該電力増幅器を低利得制御電流動作させるのに適している。

【0037】

【発明の実施の形態】この発明の各実施の形態に係る電力増幅器においては、歪補償回路により次のような歪補償がなされる。つまり、増幅素子である増幅用バイポーラトランジスタ自体の歪み（非線形性）が補償されるとともに、電力増幅器の増幅に際して生じる電力信号の歪が補償される。この詳細を、以下に、図面を参照して詳細に説明する。

【0038】（実施の形態1）図1（A）～（D）は、

この発明の実施の形態1に係る電力増幅器の構成図である。図中、電力増幅器は、増幅用エミッタ接地型バイポーラトランジスタ $T_{r1}$ 、ベース駆動電源 $V_b$ 、ベース駆動電源 $V_b$ とトランジスタ $T_{r1}$ のベース端子 $B$ との間に接続された歪補償回路1および歪補償回路1に関連して設けられた抵抗素子 $R_1$ を含む。歪補償回路1は図1（B）、図1（C）および図1（D）の歪補償回路1A、1Bおよび1Cとして参照される。

【0039】図1（B）には、図1（A）の歪補償回路1の直流的な等価回路である歪補償回路1Aが示される。図において歪補償回路1Aはダイオード素子 $D$ および抵抗素子 $R_2$ 、 $R_3$ および $R_4$ を含む。ダイオード素子 $D$ は歪補償回路1Aを構成する素子の一部となりベース駆動電源 $V_b$ とトランジスタ $T_{r1}$ のベース端子 $B$ との間に接続された接合素子である。抵抗 $R_2$ および $R_4$ は歪補償回路1において、接合素子であるダイオード素子 $D$ と直流的に直列に接続されている抵抗成分である。抵抗素子 $R_3$ は、ベース駆動電源 $V_b$ から供給される電圧あるいは電流に対して、トランジスタ $T_{r1}$ およびダイオード素子 $D$ を適切なバイアス状態に設定するためのバイアス用抵抗として作用する。ここで、抵抗素子 $R_2$ および $R_4$ は場合によっては歪補償に寄与する場合もあれば、トランジスタ $T_{r1}$ およびダイオード素子 $D$ のバイアス用抵抗として機能する場合もある。

【0040】また、歪補償回路1Aでの歪補償の度合いおよびベース駆動電源 $V_b$ からの供給電圧ならびに電流値によって、抵抗素子 $R_2$ 、 $R_3$ および $R_4$ の抵抗値は適宜調整されるものであり、抵抗素子 $R_2$ 、 $R_3$ および $R_4$ が必要ない場合もある。入力電力の信号は、トランジスタ $T_{r1}$ のベース端子 $B$ 側から入力されて、該トランジスタ $T_{r1}$ のコレクタ端子側から導出されて、出力電力の信号として得られる。抵抗素子 $R_1$ は接合素子であるダイオード素子 $D$ の両端に、少なくとも直流的に接続されている抵抗素子である。

【0041】図1（B）の歪補償回路1Aでは、接合素子であるダイオード素子 $D$ と直流的に接続された抵抗素子 $R_2$ および $R_4$ を介して、抵抗素子 $R_1$ がダイオード素子 $D$ と間接的に接続されているが、抵抗 $R_2$ および $R_4$ の抵抗値が0の場合には、直接接続されることになる。

【0042】図1（C）は、図1（B）の回路構成に、交流的に機能する回路素子が付加された第1の回路例を示すものであって、ここでは図9で示された従来の回路において、ダイオード素子 $D$ と接地間にキャパシタンス素子 $C_1$ が接続された歪補償回路1Bが示されている。

【0043】図1（D）は、図1（B）の回路構成において、交流的に機能する回路素子が付加された第2の回路例が示されている。ここでは、図1（C）中のキャパシタンス素子 $C_1$ を、該キャパシタンス素子 $C_1$ と抵抗素子 $R_5$ の直列回路で置換した回路となっている。トラ

ンジスタTr1のベース端子B側から歪補償回路1Bを見たインピーダンス、さらにその接合素子であるダイオード素子Dによる非線形性は、キャパシタンス素子C1および抵抗素子R5にも依存する。それゆえに、ダイオード素子D1だけでは最適補償できない場合に、抵抗素子R5およびキャパシタンス素子C1の値を調整することで、さらなる歪補償調整が可能であり、図1(C)のそれよりも歪補償の自由度は高い。

【0044】本実施の形態では、歪補償回路1に含まれて、増幅用バイポーラトランジスタTr1のベース端子Bとベース駆動電源Vbとの間に、直流的には直列に接続されたpn接合などの電位障壁を有する接合素子であるダイオード素子Dの両端間に抵抗素子R1が接続されているので、ベース駆動電源Vbから供給可能な電圧が該接合素子(ダイオード素子D)の両端電圧が該接合素子のオン電圧以下となるような低電圧レベルであったとしても、抵抗素子R1を経由して、増幅用バイポーラトランジスタTr1のベース端子Bにベース駆動電源Vbから電圧あるいは電流を供給可能である。そのため、電力増幅器としては、歪補償回路による低歪動作および低いベース駆動電圧レベルでの増幅動作の両立が可能となる。

【0045】また、増幅用バイポーラトランジスタTr1のベース端子-エミッタ端子間の瞬時電圧は入力信号の瞬時電圧によって変動し、一時的には歪補償用の接合素子であるダイオード素子Dがオンするため、高周波的には歪補償回路1が機能して、増幅器の低歪動作が可能となる。

【0046】なお、入力電力のレベルが低く、該入力電力による増幅用バイポーラトランジスタTr1のベース端子-エミッタ端子間の瞬時電圧の変動が接合素子(ダイオード素子D)のオン電圧を超えない場合には、歪補償回路1は機能しないが、このような低い入力電力のレベルでは、増幅用バイポーラトランジスタTr1で生じる歪も少ないため、歪補償回路1は特に必要とされない場合が多い。

【0047】また、抵抗素子R1によるさらなる効果は、増幅用バイポーラトランジスタTr1のバイアス電流の温度依存特性を緩和できることにある。接合素子

(ダイオード素子D)は直流的な抵抗Rdを有して、抵抗素子R1は直流抵抗Rを有すると想定すると、接合素子(ダイオード素子D)の両端の直流抵抗Rtは、 $R_t = R * R_d / (R + R_d)$ となる。したがって、接合素子(ダイオード素子D)の両端の直流抵抗Rtの値によって、増幅用バイポーラトランジスタTr1のバイアス電流は変化することになる。抵抗素子R1が市販のチップ抵抗や半導体基板上に形成された配線や半導体層による抵抗である場合、その直流抵抗Rの温度による変化率は、接合素子(半導体素子D)の直流的な抵抗Rdの温度による変化率より一般に小さい。そのため、直流抵抗

Rtの温度Tに対する変化率 $\delta R_t / \delta T$ は、直流抵抗Rの温度に対する変化率を無視することで、 $\delta R_t / \delta T = (R / (R + R_d))' * \delta R_t / \delta T$ と近似される。

【0048】ここで、 $(R / (R + R_d))' < 1$  (R1がある場合)および $(R / (R + R_d))' = 1$  (R1が無い場合)であるので、直流抵抗Rによって直流抵抗Rtの温度による変化率 $\delta R_t / \delta T$ は、直流抵抗Rがない場合に比べ低減され、増幅用バイポーラトランジスタTr1のバイアス電流の温度依存特性が緩和され、バイアス電流変動に起因する歪の悪化も緩和される。ここで、抵抗素子が前述の接合素子の温度特性と逆極性の特性を有すれば、さらに温度依存特性は緩和される。この場合、抵抗素子R1は、直流的に抵抗成分を有していればよいのであって、純粋な抵抗素子である必要は必ずしもなく、高周波的には異なるインピーダンスを有するもの、たとえば、直流的には抵抗成分を有する配線などであってもよい。

【0049】(実施の形態2)次に実施の形態2について説明する。図2(A)および(B)は、この発明の実施の形態2に係る電力増幅器の回路構成を示す図である。図2(A)の電力増幅器においては、歪補償回路11が採用される。図2(B)において歪補償回路11は実施の形態1で示された抵抗素子R1が歪補償回路1中の構成素子として用いられている。図2(A)と(B)においては、図1(A)~(D)と同一のものについては同一符号が付されており、実施の形態1と同じ機能を有するので詳細説明は省略する。

【0050】本実施の形態2の歪補償回路11においては、図示されるように抵抗素子R1が歪補償回路11に含まれて、歪補償回路を構成する素子としての役割と、バイポーラトランジスタTr1のバイアス電流の温度依存特性を緩和する役割とを兼ねているため、少ない回路素子で歪補償回路とバイポーラトランジスタTr1のバイアス電流の温度依存特性を緩和するための回路とを構成できて、該電力増幅器の部品点数が減少し小型化が可能となる。

【0051】(実施の形態3)次に、実施の形態3について説明する。図3は、実施の形態3に係る電力増幅器の回路構成を示す図である。本実施の形態では実施の形態1で示された回路構成にさらにインダクタンス素子Lが追加されている。該インダクタンス素子Lは図示されるように抵抗素子R1に直列に接続されている。

【0052】本実施の形態3の構成においては、直流的には実施の形態1と等価であるから、本実施の形態3により増幅用バイポーラトランジスタTr1のバイアス電流の温度依存特性が緩和される点は、実施の形態1で説明したのと同様である。

【0053】前述した実施の形態1において抵抗素子R1が歪補償回路1の動作に高周波的な悪影響を与える場

合などに、本実施の形態 3 の回路構成が採用されると、高周波的にはインダクタンス素子 L のインピーダンスが高くなるので、抵抗素子 R 1 とインダクタンス素子 L の直列回路の両端のインピーダンスが高くなり、該直列回路は該回路と並列に接続されている歪補償回路 1 の高周波的な動作への影響を低減するように作用する。つまり、信号の歪成分が生じる周波数領域で該抵抗素子 R 1 と該インダクタンス素子 L の直列接続部のインピーダンスを高くして、歪補償回路としては機能しないようにすることが効果的である。

【0054】また、前述した実施の形態 2 のように、抵抗素子 R 1 が歪補償回路 1 に組込まれている場合においては、最適な歪補償をするための抵抗素子 R 1 の抵抗値と、トランジスタ Tr 1 へ供給されるバイアス電流の温度依存特性を緩和するために最適な抵抗素子 R 1 の抵抗値とは必ずしも一致しない。そのため、トランジスタ Tr 1 に供給されるバイアス電流の温度依存特性を緩和するために最適な値の抵抗素子 R 1 を選択すると、最適な歪補償を行なうことができず、電力増幅器は十分な低歪動作が行えないというトレードオフの状態が生じる場合がある。

【0055】これに対して、本実施の形態 3 では、抵抗素子 R 1 を、歪補償回路 1 の最適設計とは無関係にトランジスタ Tr 1 に供給されるバイアス電流の温度依存特性を緩和するための最適な抵抗値に設定することができるから、上述したようなトレードオフの問題を解消できる。

【0056】（実施の形態 4）次に実施の形態 4 について説明する。図 4～図 8 は実施の形態 4 に係る電力増幅回路の回路構成を示す図である。本実施の形態 4 では、図 4 に示されるように、前述した実施の形態 1 における歪補償回路 1 に代替して歪補償回路 1 2 が設けられる。歪補償回路 1 2 では、歪補償回路 1 の接合素子である 2 端子のダイオード素子 D に代替して、バイポーラトランジスタ Tr 2 のベース端子－エミッタ端子間の接合が用いられている。バイポーラトランジスタ Tr 2 のベース端子－エミッタ端子間の接合も、ダイオード特性を有するので、歪補償用接合素子として用いることが可能である。

【0057】本実施の形態の場合、バイポーラトランジスタ Tr 2 として増幅用バイポーラトランジスタ Tr 1 と同一構造のトランジスタを用いることが可能なので、トランジスタ Tr 1 と Tr 2 とは同一の半導体基板上に形成することが可能となり、電力増幅器の小型化が可能となる。

【0058】また、本実施の形態では、図 4 に示されるようにバイポーラトランジスタ Tr 2 のコレクタは開放状態となっているが、図 5 の歪補償回路 1 3 に示されるように回路中の他の素子と接続されるようにしてもよい。図 5 の歪補償回路 1 3 においては、バイポーラトラ

ンジスタ Tr 2 のコレクタ端子は、バイポーラトランジスタ Tr 2 のベース端子と抵抗素子 R 3 を介して接続された状態になっている。この場合であってもトランジスタ Tr 2 のエミッタ端子側から見てトランジスタ Tr 2 のベース側あるいはコレクタ端子側との間は、電位障壁による接合特性を有しており、歪補償用接合素子として機能する。

【0059】なお、図 4 と図 5 の構成においては、トランジスタ Tr 2 のエミッタ端子とコレクタ端子が入れ替わっても、バイポーラトランジスタ Tr 1 のベース端子 B とトランジスタ Tr 2 のベース端子との間には接合素子としての特性を機能させることができるので、歪補償回路として機能する。

【0060】また、図 6 の歪補償回路 1 4 に示されているように、トランジスタ Tr 2 のコレクタ端子をベース駆動電源 V b とは別のトランジスタ Tr 2 のコレクタ駆動電源 V c に接続してもよい。この場合、トランジスタ Tr 2 がベース駆動電源 V b によってオンしていると、トランジスタ Tr 2 のコレクタ電流は、トランジスタ Tr 2 のベース電流よりもトランジスタ Tr 2 の電流増幅率倍大きくなる。トランジスタ Tr 2 のエミッタ端子からトランジスタ Tr 1 のベース端子 B に供給される電流は、主として、コレクタ駆動電源 V c から供給されるため、通常は、電力増幅器の利得制御電源を兼ねるベース駆動電源 V b からの供給電流の低減が可能となる。

【0061】通常、このような電力増幅器の利得制御回路の電流供給能力は数 mA 以下の場合が多く、電力増幅器においても低制御電流動作の要望が強いため、このような電力増幅器は低利得制御電流動作に適している。

【0062】携帯型の通信端末機での電力増幅器の利得制御回路は、該端末機が有限の供給電力を有するバッテリー駆動の關係上、バッテリー切れまでの通信時間を延長するために、通信システムの法的規格には現われない端末内部の該利得制御に要する消費電力を低減するため、供給可能電流が極力低く抑えられている。したがって、ベース駆動電源 V b からの供給電流が低減できる図 6 の構成によれば、電力増幅器がバッテリー駆動の携帯端末機に組込まれた場合には、より効果的である。

【0063】また、図 4 においては、歪補償用の接合素子としてバイポーラトランジスタ Tr 2 のベース端子－エミッタ端子間の接合が用いられているが、バイポーラトランジスタ Tr 2 に代替して、電界効果型トランジスタ FET を用い、そのゲート端子－ソース端子間、あるいはゲート端子－ドレイン端子間の接合を歪補償用の接合素子として用いてもよい。その場合は、たとえば図 4 と対比して、図 7 に示されるような回路構成の歪補償回路 1 5 となる。

【0064】図 7 では、電界効果型トランジスタ FET のゲート端子－ソース端子間の接合は、歪補償用の接合素子として用いられている。ドレイン端子は図 7 では開



放状態にあるが、ドレイン端子は図 8 の歪補償回路 16 に示されるようにドレイン駆動電源  $V_d$  に接続されていてもよい。この場合は、図 6 の場合と同様に、電界効果型トランジスタ  $FET$  の電流増幅作用によって、トランジスタ  $Tr1$  のベース端子  $B$  に供給される電流の大半は、ドレイン駆動電源  $V_d$  から供給されることになるので、利得制御を行なうベース駆動電源  $V_b$  から供給すべき電流を低減することができる。

【0065】今回開示された実施の形態はすべての点で例示であって制限的なものではないと考えられるべきである。本発明の範囲は上記した説明ではなくて特許請求の範囲によって示され、特許請求の範囲と均等の意味および範囲内でのすべての変更が含まれることが意図される。

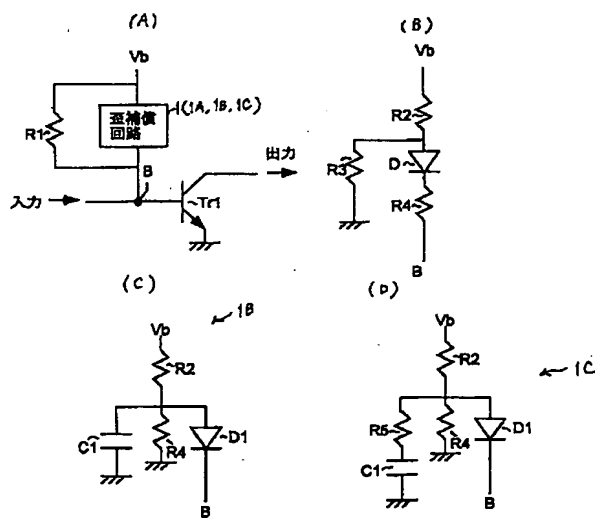
#### 【図面の簡単な説明】

【図 1】 (A) ~ (D) は、この発明の実施の形態 1 に係る電力増幅器の構成図である。

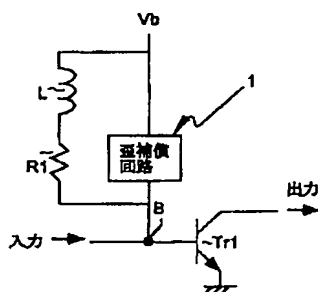
【図 2】 (A) および (B) は、この発明の実施の形態 2 に係る電力増幅器の回路構成を示す図である。

【図 3】 この発明の実施の形態 3 に係る電力増幅器の

【図 1】



【図 3】



回路構成を示す図である。

【図 4】 この発明の実施の形態 4 に係る電力増幅回路の回路構成を示す図である。

【図 5】 この発明の実施の形態 4 に係る電力増幅回路の回路構成を示す図である。

【図 6】 この発明の実施の形態 4 に係る電力増幅回路の回路構成を示す図である。

【図 7】 この発明の実施の形態 4 に係る電力増幅回路の回路構成を示す図である。

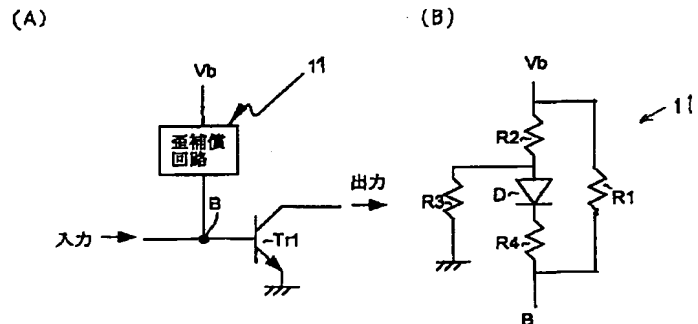
【図 8】 この発明の実施の形態 4 に係る電力増幅回路の回路構成を示す図である。

【図 9】 従来の電力増幅器の回路構成を示す図である。

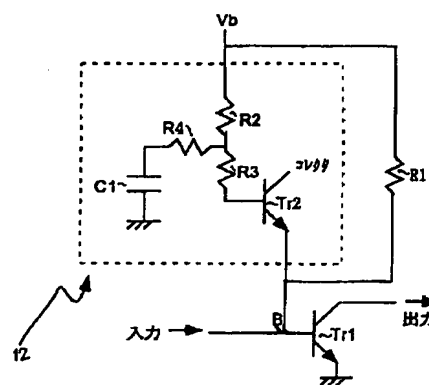
#### 【符号の説明】

1 歪補償回路、D 歪補償用接合素子、 $Tr1$  増幅用バイポーラトランジスタ、 $Tr2$  歪補償用接合素子としてのバイポーラトランジスタ、 $FET$  歪補償用接合素子としての電界効果型トランジスタ、 $D1$  ダイオード素子、 $R1 \sim R7$  抵抗素子、 $C1$  キャパシタンス素子、 $L$  インダクタンス素子。

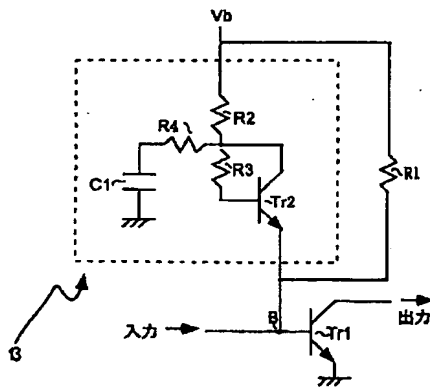
【図 2】



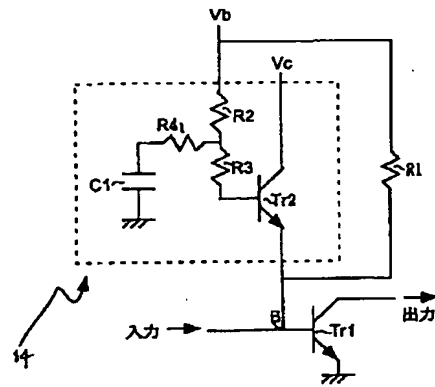
【図 4】



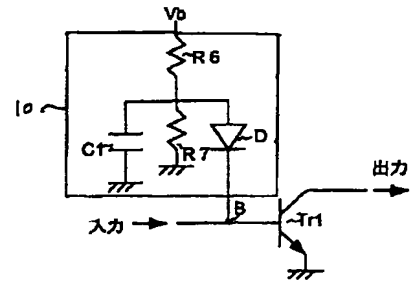
【図5】



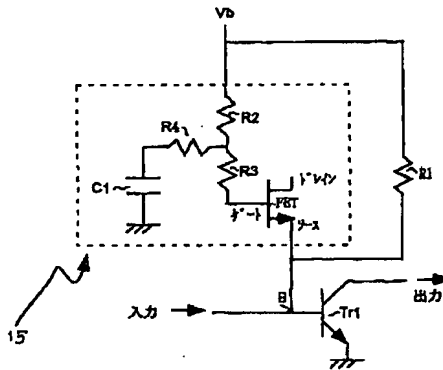
【図6】



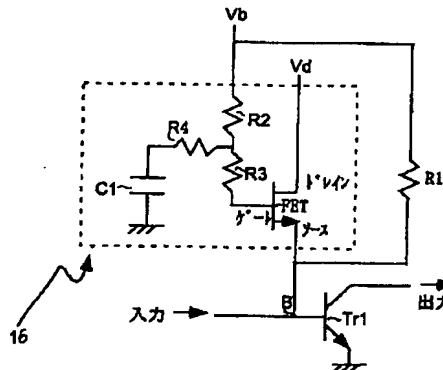
【図9】



【図7】



【図8】



フロントページの続き

Fターム(参考) 5J090 AA01 AA41 CA02 CA26 CA36  
 FA10 FN01 FN06 GN01 HA02  
 HA09 HA18 HA19 HA25 HA29  
 HA33 KA00 KA12 MA21  
 5J091 AA01 AA41 CA02 CA26 CA36  
 FA10 HA02 HA09 HA18 HA19  
 HA25 HA29 HA33 KA00 KA12  
 MA21 UW08  
 5J092 AA01 AA41 CA02 CA26 CA36  
 FA10 GR09 HA02 HA09 HA18  
 HA19 HA25 HA29 HA33 KA00  
 KA12 MA21